

PTO 03-758

Japanese Kokai Patent Application
No. Sho 61[1986]-191061

SEMICONDUCTOR RESISTANCE DEVICE

Tsutomu Nosaki et al.

UNITED STATES PATENT AND TRADEMARK OFFICE
WASHINGTON, D.C. DECEMBER 2002
TRANSLATED BY THE RALPH MCELROY TRANSLATION COMPANY

JAPANESE PATENT OFFICE
PATENT JOURNAL (A)
KOKAI PATENT APPLICATION NO. SHO 61[1986]-191061

Int. Cl. ⁴ :	H 01 L 27/04
Sequence No. for Office Use:	R-7514-5F
Filing No.:	Sho 60[1985]-31830
Filing Date:	February 20, 1985
Publication Date:	August 25, 1986
No. of Inventions:	1 (Total of 3 pages)
Examination Request:	Not filed

SEMICONDUCTOR RESISTANCE DEVICE

[Handotai teiko sochi]

Inventors:	Tsutomu Nosaki et al.
Applicants:	Sanyo Electric Co., Ltd. and Tokyo Sanyo Electric Co., Ltd.

[There are no amendments to this patent.]

Claim

A type of semiconductor resistance device characterized by the following facts: the semiconductor resistance device has a semiconductor substrate of a certain electroconductive type, first resistors made of polysilicon formed on said semiconductor substrate, and second resistors set separated from said first resistors with an insulating film on said semiconductor substrate; in this semiconductor resistance device, said first resistors have a negative temperature coefficient; said second resistors have a positive temperature coefficient; and said second resistors or said first resistors are formed in a size such that the temperature coefficients of said first resistors and said second resistors cancel each other.

Detailed explanation of the invention

Industrial application field

This invention pertains to a type of semiconductor resistance device with a low temperature coefficient for use in semiconductor integrated circuits.

Prior art

Resistances used in the structures of conventional resistors used in integrated circuits include diffusion resistance prepared by means of base or emitter diffusion, epitaxial resistance that uses the epitaxial layer as is, pinch resistance, polysilicon resistance using polysilicon, etc. In some cases, it is necessary to form high-resistance resistors for these types of resistances.

In this case, the area of the resistor is increased to realize a higher resistance. Consequently, the semiconductor area becomes larger, and variation in the resistance becomes larger. This is undesired.

In order to overcome the aforementioned disadvantage, Japanese Kokai Patent Application No. Sho 59[1984]-191368 described a constitution composed of the following parts: an oxide film formed on a semiconductor substrate of a certain electroconductive type by means of thermal oxidation or the like, a group of first resistors made of polysilicon formed on said oxide film, a group of second resistors (diffusion resistor group) formed separated from said first resistor group by means of an insulating film on said semiconductor substrate and formed by means of diffusion in portions between said first resistors, and electrodes connecting said polysilicon resistors and said diffusion resistors.

Problems to be solved by the invention

The aforementioned constitution does not require a large semiconductor area, and it allows high-density assembly. However, said polysilicon resistors and diffusion resistors have certain temperature coefficients, so that it becomes very hard to obtain the desired resistance in a prescribed treatment.

Means to solve the problems

Usually, polysilicon resistors (4) and diffusion resistors (5) have certain temperature coefficients. This invention effectively uses such temperature coefficients. According to this invention, resistors (1) have a low temperature coefficient; polysilicon resistors (4) have a negative temperature coefficient; and diffusion resistors (5) have a positive temperature coefficient. Consequently, second resistors (5) and first resistors (4) are formed in appropriate sizes so that the temperature coefficient of said first resistors (4) and the temperature coefficient of said second resistors (5) cancel each other.

Operation of the invention

Usually, for resistors (4), (5), the resistance is a function of the width of resistors (4), (5) and length of resistors (4), (5). Consequently, it is possible to form said second resistors (5) and first resistors (4) in appropriate sizes so that the temperature coefficients of said first resistors (4) and said second resistors (5) cancel each other.

Application examples

In the following, application examples of semiconductor resistance devices (1) of this invention will be explained with reference to Figures 1-7.

As shown in Figures 2 and 4, the semiconductor resistance device is composed of the following parts: semiconductor substrate (2) of a certain electroconductive type; silicon oxide or another insulating film (3) formed on said semiconductor substrate (2) by means of thermal oxidation or the like; first resistors (4) having a negative temperature coefficient and made of polysilicon patterned on said insulating film (3) using etching or another method; second resistors (5) having a positive temperature coefficient, separated from said first resistors (4) by means of insulating film (3) on said semiconductor substrate (2) and formed between said first resistors (4), (4); insulating film (6) integrated to insulating film (3) on said semiconductor substrate (2) and covering the surface of said first resistors (4); and electrodes (7) connected in series to said first resistors (4) and second resistors (5) as shown in Figure 3.

The characteristic feature of this invention pertains to said first resistors (4) and second resistors (5). Said first resistors (4) are made of polysilicon and have a negative temperature coefficient, while second resistors (7) [sic; (5)] are made of a p type ion implanting layer and have positive temperature characteristics. Here, resistance R of resistors (4) and (5) can be represented approximately by the following equation:

$$R = \rho_s \ell / w$$

where, ρ_s represents the sheet resistance, ℓ represents length of the resistor, and w represents width of the resistor. Consequently, by changing length ℓ and width w of the resistors, it is possible to form said second resistors (5) and said first resistors (4) in sizes so that the temperature coefficients of first resistors (4) and second resistors (5) cancel each other, with said resistors connected in series with electrodes (7).

As shown in Figure 7, for resistors (4) and (5), it is possible to change the sheet resistance by adjusting the ion implanting amount. Because the temperature characteristics can be changed by adjusting the sheet resistance, adjustment can be better performed by adjusting the ion implanting in addition to adjustment of length ℓ and width w of the resistors.

Figure 5 is a diagram illustrating a case in which length ℓ of the resistors is kept constant (as shown in Figure 1). Figure 6 is a diagram illustrating a case in which width w of the resistors is kept constant (as shown in Figure 3). Also, one may also adjust both length ℓ and width w of the resistors (not shown here).

As a result, it is possible to form a semiconductor resistance device with a small temperature coefficient by forming said second resistors (5) and said first resistors (4) in sizes so that the temperature coefficients of said first resistors (4) and second resistors (5) cancel each other.

Effect of the invention

As explained above, according to this invention, it is possible to reduce the temperature coefficient by forming said second resistors (5) and first resistors (4) in appropriate sizes so that the temperature coefficients of said first resistors (4) and second resistors (5) cancel each other. Consequently, it is possible to form a semiconductor resistance device with a very high degree of integration and a very small temperature coefficient of the resistance.

Brief description of the figures

Figures 1 and 3 are plan views illustrating semiconductor resistance devices of this invention. Figures 2 and 4 are cross-sectional views of these semiconductor resistance devices of this invention taken across X-X'. Figures 5 and 6 are tables listing the conditions for forming the structures shown in Figures 1 and 3. Figure 7 is a diagram illustrating the temperature characteristics of the resistances of polysilicon and a p type ion implanting layer.

Explanation of symbols

- | | |
|---|---------------------------------|
| 1 | Semiconductor resistance device |
| 2 | Semiconductor substrate |
| 3 | Insulating film |
| 4 | First resistor |
| 5 | Second resistor |
| 6 | Insulating film |
| 7 | Electrode |

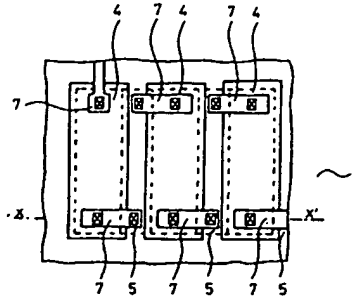


Figure 1

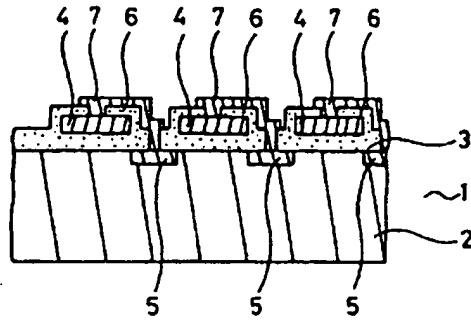


Figure 2

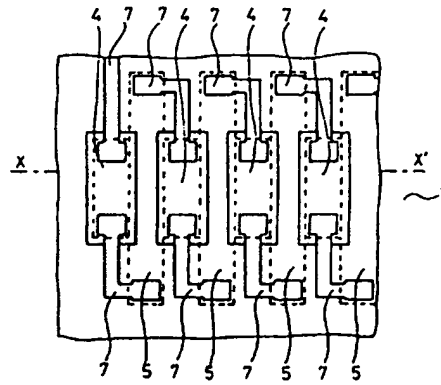


Figure 3

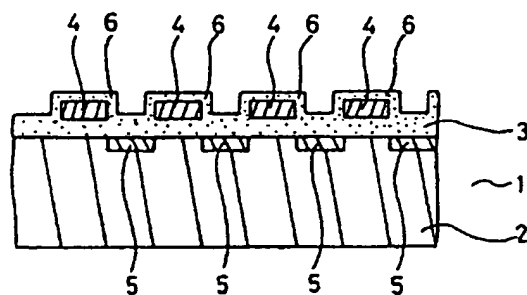


Figure 4

	③	④	⑤	⑥	⑦	⑧	⑨
	打込み量 (cm ²)	打込みエネルギー (eV)	不純物	シート抵抗 (Ω/□)	温度特性 (%/℃)	抵抗体幅 W(μm)	抵抗体長さ L(μm)
①	ホリンシリコン	2.1×10 ¹⁵	50 K ホロン	250	-0.1	40	100
②	P ⁺ 型 イオン注入層	8×10 ¹⁴	50 K ホロン	⑩ 50	0.08	6.4	100

Figure 5

- Key:
- 1 Polysilicon
 - 2 p⁺ type ion implanting layer
 - 3 Implanting amount
 - 4 Implanting energy
 - 5 Impurity
 - 6 Sheet resistance (Ω/square)
 - 7 Temperature characteristics
 - 8 Width of resistor
 - 9 Length of resistor
 - 10 Boron

	③	④	⑤	⑥	⑦	⑧	⑨	
	打込み量 (cm ²)	打込みエネルギー (eV)	不純物	シート抵抗 (Ω/□)	温度特性 (%/℃)	抵抗体幅 W (μm)	抵抗体長さ L (μm)	
①	ホリンシリコン	2.1 × 10 ¹⁵	50 K	ホロン	250	-0.1	40	100
②	P ⁺ 型の イオン注入層	8 × 10 ¹⁴	50 K	ホロン	500	0.4	40	12.5

Figure 6

- Key:
- 1 Polysilicon
 - 2 p⁺ type ion implanting layer
 - 3 Implanting amount
 - 4 Implanting energy

- 5 Impurity
- 6 Sheet resistance (Ω/square)
- 7 Temperature characteristics
- 8 Width of resistor
- 9 Length of resistor
- 10 Boron

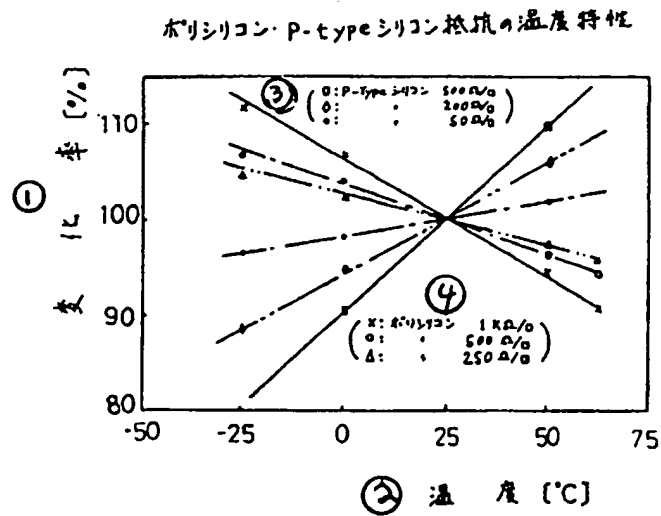


Figure 7. Temperature characteristics of polysilicon and p typesilicon resistances.

- Key:
- 1 Rate of change
 - 2 Temperature
 - 3 p typesilicon
 - 4 Polysilicon

⑫ 公開特許公報(A)

昭61-191061

⑬ Int.Cl.⁴
H 01 L 27/04識別記号 庁内整理番号
R-7514-5F

⑭ 公開 昭和61年(1986)8月25日

審査請求 未請求 発明の数 1 (全3頁)

⑮ 発明の名称 半導体抵抗装置

⑯ 特 願 昭60-31830

⑰ 出 願 昭60(1985)2月20日

⑱ 発 明 者 野 崎 勉 群馬県邑楽郡大泉町大字坂田180番地 東京三洋電機株式会社内
⑱ 発 明 者 吉 井 益 良 男 群馬県邑楽郡大泉町大字坂田180番地 東京三洋電機株式会社内
⑱ 発 明 者 飯 塚 浩 司 群馬県邑楽郡大泉町大字坂田180番地 東京三洋電機株式会社内
⑲ 出 願 人 三 洋 電 機 株 式 会 社 守口市京阪本通2丁目18番地
⑲ 出 願 人 東京三洋電機株式会社 群馬県邑楽郡大泉町大字坂田180番地
⑳ 代 理 人 弁 理 士 佐 野 ！

PTO-2003-758

明 細 書

1. 発明の名称 半導体抵抗装置

2. 特許請求の範囲

(1) 一導電型の半導体基板と該半導体基板上に形成されたポリシリコンより成る第1抵抗体と前記半導体基板上の絶縁膜により前記第1抵抗体と分離された第2抵抗体が夫々配置された半導体抵抗装置に於て、前記第1抵抗体が負の温度係数を有し、前記第2抵抗体が正の温度係数を有し、前記第1抵抗体または前記第2抵抗体の温度係数を相殺するサイズに前記第2抵抗体または前記第1抵抗体を形成することを特徴とした半導体抵抗装置。

3. 発明の詳細な説明

(1) 産業上の利用分野

本発明は半導体集積回路に用いられる温度係数の少ない半導体抵抗装置に関するものである。

(2) 従来の技術

一般に集積回路に用いられる抵抗体にはベースまたはエミッタ拡散によって作られる拡散抵抗、エビタキシャル層をそのまま利用したエビタキン

タル抵抗、ピンチ抵抗、ポリシリコンを用いたポリシリコン抵抗等の構造が考えられ、これらの抵抗体を利用して高抵抗の抵抗体形成が必要になる場合がある。

この場合抵抗体の面積を大きくして高抵抗を得るため、半導体面積が大きくなったり抵抗値変動が大きくなったりする欠点を有していた。

上述の欠点を無くするものとしては特開昭59-191368号公報が詳しく、一導電型の半導体基板上に熱酸化等で形成した酸化膜と該酸化膜上に形成したポリシリコンより成る第1抵抗体群と前記半導体基板上の絶縁膜により前記第1抵抗体群と分離しかつ第1抵抗体群の間に拡散により形成された第2抵抗体群(拡散抵抗体群)と前記ポリシリコン抵抗体と前記拡散抵抗体とを相互接続する電極とにより構成していた。

(3) 発明が解決しようとする問題点

上述の如き構成の抵抗体は半導体面積を大きくする必要がなく高密度実装が可能となるが前記ポリシリコン抵抗体および前記拡散抵抗体は温度係

有しており所定の処理を経ても目的とする抵抗値を得ることは非常に難しい欠点を有していた。

(二) 問題点を解決するための手段

一般にポリシリコン抵抗体(4)および拡散抵抗体(5)はある温度^{係数}特性を有している。本発明はこの温度係数を有効に活用し抵抗体(1)温度係数を小さくしたものであり、ポリシリコン抵抗体(4)は負の温度係数を有しておりまた拡散抵抗体(5)は正の温度係数を有している。従って前記第1抵抗体(4)または前記第2抵抗体(5)の温度係数を相殺するサイズに第2抵抗体(5)または前記第1抵抗体(4)を形成することで解決するものである。

(三) 作用

一般に抵抗体(4)(5)の抵抗値は抵抗体(4)(5)の幅や抵抗体(4)(5)の長さで変化するため前記第1抵抗体(4)または前記第2抵抗体(5)の温度係数を相殺するサイズに前記第2抵抗体(5)または前記第1抵抗体(4)を形成することで形成が可能となる。

(四) 実施例

以下に本発明に関する半導体抵抗装置(1)の一実

ρ_s はシート抵抗、 l は抵抗体の長さ、 w は抵抗体の幅である。従って抵抗体の長さ l 、抵抗体の幅 w を変化させることで前記第1抵抗体(4)または前記第2抵抗体(5)の温度係数を相殺するサイズに前記第2抵抗体(5)または前記第1抵抗体(4)を形成し電極(7)で直列に接続することで温度係数を小さくすることができる。

またこれ等の抵抗体(4)(5)は第7図の如くイオン注入量によってシート抵抗を変えること^{可能}であり、そして各々のシート抵抗により温度特性が変わってくるため上述の抵抗体の長さ l 、抵抗体の幅 w を変化させかつイオン注入をすると更に調整がしやすくなる。

第5図は抵抗体の長さ l を一定にした場合(第1図の場合)であり第6図は抵抗体の幅 w を一定にした場合(第3図の場合)である。またここでは省略してあるが抵抗体の長さ l と抵抗体の幅 w を両方変えても良い。

従って前記第1抵抗体(4)または前記第2抵抗体(5)の温度係数を相殺するサイズに前記第2抵抗体

施例を第1図～第7図を参照しながら説明する。

第2図・第4図に示す如く一導電型の半導体基板(2)と、該半導体基板(2)上に熱酸化等で形成された酸化シリコン等の絶縁膜(3)と、前記絶縁膜(3)上に蝕刻法等でパターン化されポリシリコンより成る負の温度係数を持った第1抵抗体(4)と、前記半導体基板(2)上の絶縁膜(3)により前記第1抵抗体(4)と分離され前記第1抵抗体(4)(4)の間に形成された正の温度係数を持った第2抵抗体(5)と、前記半導体基板(2)上の絶縁膜(3)と一体化されかつ前記第1抵抗体(4)表面を覆う絶縁膜(6)と、第1図・第3図の如く前記第1抵抗体(4)と前記第2抵抗体(5)とを直列に接続する電極(7)とにより構成されている。

本発明の特徴とする所は上述の第1抵抗体(4)と第2抵抗体(5)にある。第1抵抗体(4)はポリシリコンより成っており負の温度係数を有し第2抵抗体(7)は例えばP型のイオン注入層より成っており正の温度特性を有している。ここで一般に抵抗体(4)(5)の抵抗値 R は次式で近似することができる。

$$R = \rho_s \frac{l}{w}$$

(5)または前記第1抵抗体(4)を形成することで温度係数の小さな半導体抵抗装置が可能となる。

(五) 発明の効果

本発明は以上の説明からも明らかな如く前記第1抵抗体(4)または前記第2抵抗体(5)の温度係数を相殺するサイズに前記第2抵抗体(5)または第1抵抗体(4)を形成することで温度係数が小さくなる。従って非常に集積度が高くかつ抵抗値の温度係数が非常に小さな半導体抵抗装置が可能となる。

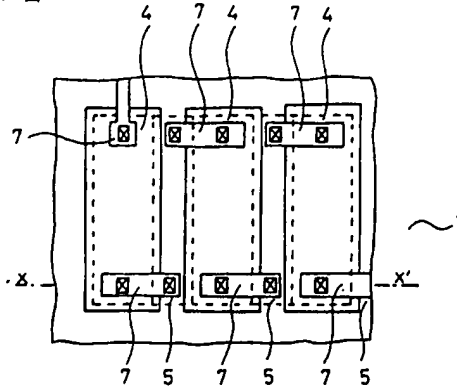
4. 図面の簡単な説明

第1図・第3図は本発明による半導体抵抗装置の平面図、第2図・第4図は本発明によるX-X'断面による半導体抵抗装置の断面図、第5図・第6図は第1図・第3図を形成する際の形成条件図、第7図はポリシリコン・P型のイオン注入層抵抗の温度特性図である。

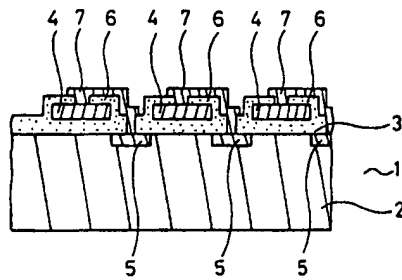
主な図番の説明

(1)は半導体抵抗装置、(2)は半導体基板、(3)は絶縁膜、(4)は第1抵抗体、(5)は第2抵抗体、(6)は絶縁膜、(7)は電極である。

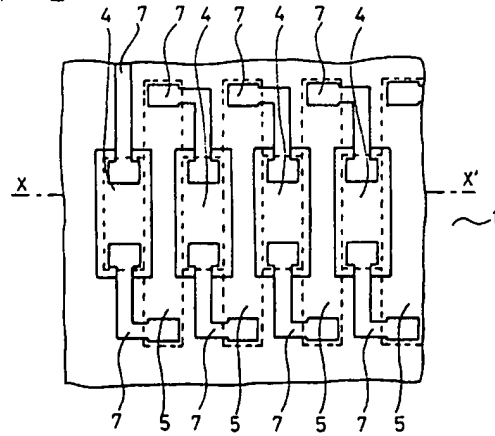
第 1 図



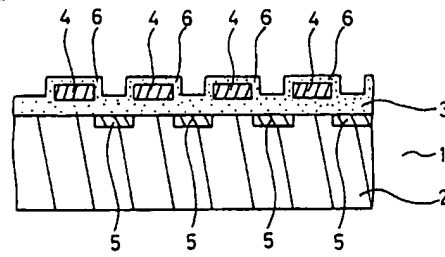
第 2 図



第 3 図



第 4 図



第 5 図

材料	ドoping量 (cm ⁻²)	ドopingエネルギー (eV)	不純物	シート抵抗 (Ω/\square)	温度特性 (%/°C)	抵抗体の幅 W(μ m)	抵抗体の長さ L(μ m)
本シリコン	2.1×10^{15}	50 K	ホロン	250	-0.1	40	100
P ⁺ 型 シリコン	8×10^{14}	50 K	ホロン	50	0.08	6.4	100

第 6 図

材料	ドoping量 (cm ⁻²)	ドopingエネルギー (eV)	不純物	シート抵抗 (Ω/\square)	温度特性 (%/°C)	抵抗体の幅 W(μ m)	抵抗体の長さ L(μ m)
本シリコン	2.1×10^{15}	50 K	ホロン	250	-0.1	40	100
P ⁺ 型 シリコン	8×10^{14}	50 K	ホロン	500	0.4	40	12.5

第 7 図

